

**ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ ПРОФЕССИОНАЛЬНОЕ
ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ ИРКУТСКОЙ ОБЛАСТИ
«ЧЕРЕМХОВСКИЙ ГОРНОТЕХНИЧЕСКИЙ КОЛЛЕДЖ
ИМ. М.И. ЩАДОВА»**

РАССМОТРЕНА

Цикловой комиссией

«Информатики и вычислительной техники»

председатель

Т.В. Окладникова Т.В. Окладникова

Протокол № 10

04.06 20 20 год

УТВЕРЖДАЮ

зам. директора по УР

Н.А. Шаманова Н.А. Шаманова

« 23 » 06 2020 г.

МЕТОДИЧЕСКИЕ УКАЗАНИЯ И КОНТРОЛЬНЫЕ ЗАДАНИЯ

для студентов заочной формы обучения

по дисциплине (профессиональному модулю)

ОП. 01 ОСНОВЫ АРХИТЕКТУРЫ, УСТРОЙСТВО И

ФУНКЦИОНИРОВАНИЕ ВЫЧИСЛИТЕЛЬНЫХ СИСТЕМ

программы подготовки специалистов среднего звена

09.02.04 Информационные системы (по отраслям)

2020 г.

СОДЕРЖАНИЕ

	СТР.
1. ПОЯСНИТЕЛЬНАЯ ЗАПИСКА	3
2. СОДЕРЖАНИЕ УЧЕБНОЙ ДИСЦИПЛИНЫ	5
3. КОНТРОЛЬНЫЕ ЗАДАНИЯ	10
4. ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ОБУЧЕНИЯ	12
5. ЛИСТ ИЗМЕНЕНИЙ И ДОПОЛНЕНИЙ, ВНЕСЁННЫХ В МЕТОДИЧЕСКИЕ УКАЗАНИЯ	13

1.ПОЯСНИТЕЛЬНАЯ ЗАПИСКА

Методические указания по учебной дисциплине **ОП. 01 ОСНОВЫ АРХИТЕКТУРЫ, УСТРОЙСТВО И ФУНКЦИОНИРОВАНИЕ ВЫЧИСЛИТЕЛЬНЫХ СИСТЕМ** предназначены для студентов заочной формы обучения специальности 09.02.04 Информационные системы (по отраслям) и составлены в соответствии с ФГОС СПО и рабочей программой дисциплины **ОП. 01 ОСНОВЫ АРХИТЕКТУРЫ, УСТРОЙСТВО И ФУНКЦИОНИРОВАНИЕ ВЫЧИСЛИТЕЛЬНЫХ СИСТЕМ**.

В результате освоения программы дисциплины **ОП. 01 ОСНОВЫ АРХИТЕКТУРЫ, УСТРОЙСТВО И ФУНКЦИОНИРОВАНИЕ ВЫЧИСЛИТЕЛЬНЫХ СИСТЕМ** студент заочной формы обучения должен:

иметь представление:

- об архитектуре вычислительных систем;

знать:

- построение цифровых вычислительных систем и их архитектурные особенности;
- принципы работы основных логических блоков систем;
- классификацию вычислительных платформ и архитектур;
- параллелизм и конвейеризацию вычислений;
- основные конструктивные элементы средств вычислительной техники, функционирование, программно-аппаратная совместимость.

уметь:

- с помощью программных средств организовывать управление ресурсами вычислительных систем;
- осуществлять поддержку функционирования информационных систем.

Содержание учебной дисциплины **ОП. 01 ОСНОВЫ АРХИТЕКТУРЫ, УСТРОЙСТВО И ФУНКЦИОНИРОВАНИЕ ВЫЧИСЛИТЕЛЬНЫХ СИСТЕМ** ориентировано на подготовку студентов заочной формы обучения к освоению профессиональных модулей ППССЗ по специальности **09.02.04 Информационные системы (по отраслям)** и овладению профессиональными компетенциями:

ПК 1.1 Собирать данные для анализа использования и функционирования информационной системы, участвовать в составлении отчетной документации, принимать участие в разработке проектной документации на модификацию информационной системы.

ПК 1.2. Взаимодействовать со специалистами смежного профиля при разработке методов, средств и технологий применения объектов профессиональной деятельности.

ПК 1.9 Выполнять регламенты по обновлению, техническому сопровождению и восстановлению данных информационной системы, работать с технической

документацией.

В процессе освоения дисциплины студент заочной формы обучения должен овладеть общими компетенциями:

ОК 1. Понимать сущность и социальную значимость своей будущей профессии, проявлять к ней устойчивый интерес.

ОК 2. Организовывать собственную деятельность, выбирать типовые методы и способы выполнения профессиональных задач, оценивать их эффективность и качество.

ОК 3. Принимать решения в стандартных и нестандартных ситуациях и нести за них ответственность.

ОК 4. Осуществлять поиск и использование информации, необходимой для эффективного выполнения профессиональных задач, профессионального и личностного развития.

ОК 5. Владеть информационной культурой, анализировать и оценивать информацию с использованием информационно-коммуникационных технологий.

ОК 6. Работать в коллективе и команде, эффективно общаться с коллегами, руководством, потребителями.

ОК 7. Брать на себя ответственность за работу членов команды (подчиненных), результат выполнения заданий.

ОК 8. Самостоятельно определять задачи профессионального и личностного развития, заниматься самообразованием, осознанно планировать повышение квалификации.

ОК 9. Ориентироваться в условиях частой смены технологий в профессиональной деятельности.

По окончании изучения **учебной дисциплины ОП. 01 ОСНОВЫ АРХИТЕКТУРЫ, УСТРОЙСТВО И ФУНКЦИОНИРОВАНИЕ ВЫЧИСЛИТЕЛЬНЫХ СИСТЕМ** студент заочной формы обучения должен выполнить письменную контрольную работу. Приступая к выполнению контрольных заданий, следует проработать теоретический материал. Для улучшения его усвоения необходимо вести конспектирование и после изучения темы ответить на вопросы самоконтроля.

2. СОДЕРЖАНИЕ УЧЕБНОЙ ДИСЦИПЛИНЫ

Раздел 1. Вычислительные системы

Тема 1.1. Архитектура вычислительных систем

Архитектура ВС — совокупность характеристик и параметров, определяющих функционально-логическую и структурную организацию системы. Понятие архитектуры охватывает общие принципы построения и функционирования, наиболее существенные для пользователей, которых больше интересуют возможности систем, а не детали их технического исполнения. Поскольку ВС появились как параллельные системы, то и рассмотрим классификацию архитектур с этой точки зрения.

Классификации архитектура ВС:

- одиночный поток команд - одиночный поток данных (ОКОД), в английском варианте

SISD - одиночный поток инструкций - одиночный поток данных;

- одиночный поток команд — множественный поток данных (ОКМД)

SIMD – одиночный поток инструкций – одиночный поток данных;

- множественный поток команд — одиночный поток данных (МКОД),

MISD - множественный поток инструкций - одиночный поток данных;

- множественный поток команд — множественный поток данных (МКМД),

MIMD - множественный поток инструкций - множественный поток данных.

Коротко рассмотрим отличительные особенности каждой из архитектур.

Тема 1.2. Способы повышения быстродействия ЭВМ и ВС

Клокген(Clockgen)

Существует огромное количество программ для увеличения быстродействия ЭВМ, но данные программы, как правило, играют роль связующего звена с BIOS'ОМ материнской платы. Существует еще один вид разгона— клокген. Не секрет, что частоты всех устройств компьютера задаются кварцами — механизмами, генерирующими точный, дозированный сигнал. Именно они создают частоту называемую опорной. Один кварц способен создавать только один сигнал. Сегодня в основном применяют механизмы с частотой 14.318 МГц. Данная характеристика применяется как для генерирования, например, частоты шины USB, так и шины центрального процессора. Но за счет применения специальной микросхемы, тактового генератора (Clock Generator) удастся наделить каждый компонент своими частотами (за счет наборов множителей). Естественно, первым очевидным способом разгона компьютера стала бы замена кварца на более быстрый аналог. Но в таком случае пришлось бы смириться с ускорением часов и возможной нестабильностью остальных компонентов. Поэтому энтузиасты пришли к выводу, что лучше управлять тактовым генератором.

Первоначально тактовым генератором манипулировали за счет FS-ног микросхем. Высокий сигнал на означал 1. низкий — 0. В итоге каждая нога была пронумерована, а комбинации значений занесены в таблицу. Обычно они соединялись по три с джамперами: один контакт отвечал за заземление, другой — за напряжение и третий — за FS-ногу. Уже потом отошли от использования джамперов в пользу программного обеспечения. Тактовый генератор соединили с последовательной шиной . С ее помощью менялись значения регистров, отвечающие за работу частоты, делителей и рассеяние спектра. Причем для каждого генератора показатель регистра разный. Следовательно, написать программу для всех тактовых генераторов сразу невозможно. Первопроходцем программного разгона стал товарищ H'Oda, разработавший в 1998 году утилиту SoftFSB. Довольно простая и удобная оболочка позволяла управлять большинством материнских плат того времени.

Вопросы для самоконтроля по разделу № 1

1. Архитектура параллельного действия: назначение и характеристики
2. Многомашинные ВС.
3. Назначение , характеристики, особенности ВС.

Раздел 2. Архитектура и принципы работы основных логических блоков вычислительных систем

Тема 2.1. Логические основы ЭВМ, элементы и узлы

Логический элемент компьютера — это часть электронной схемы, которая реализует элементарную логическую функцию.

Логическими элементами компьютеров являются электронные схемы И, ИЛИ, НЕ, НЕ-И, НЕ-ИЛИ и другие (называемые обычно *вентильями*), а также триггер.

С помощью этих схем можно реализовать любую *логическую функцию*, описывающую работу устройств компьютера. В логических схемах производится преобразование информации, причем обычно у вентилей бывает от двух до восьми входов для входных сигналов и один или два выхода с которых снимаются выходные сигналы.

Чтобы описать схемы, которые строятся путем сочетания различных вентилей используется алгебра (алгебра логики) в которой все переменные и функции могут принимать только два значения: 0 и 1. Булева алгебра названа в честь английского математика Джорджа Буля (1815-1864). Алгебра логики оперирует с высказываниями. Высказывание – это повествовательное предложение, относительно которого можно утверждать, истинно оно или ложно. Над высказываниями можно производить определенные логические операции, в результате которых получаются новые высказывания. Для образования новых высказываний наиболее часто используются логические операции, выражаемые словами «не», «и», «или».

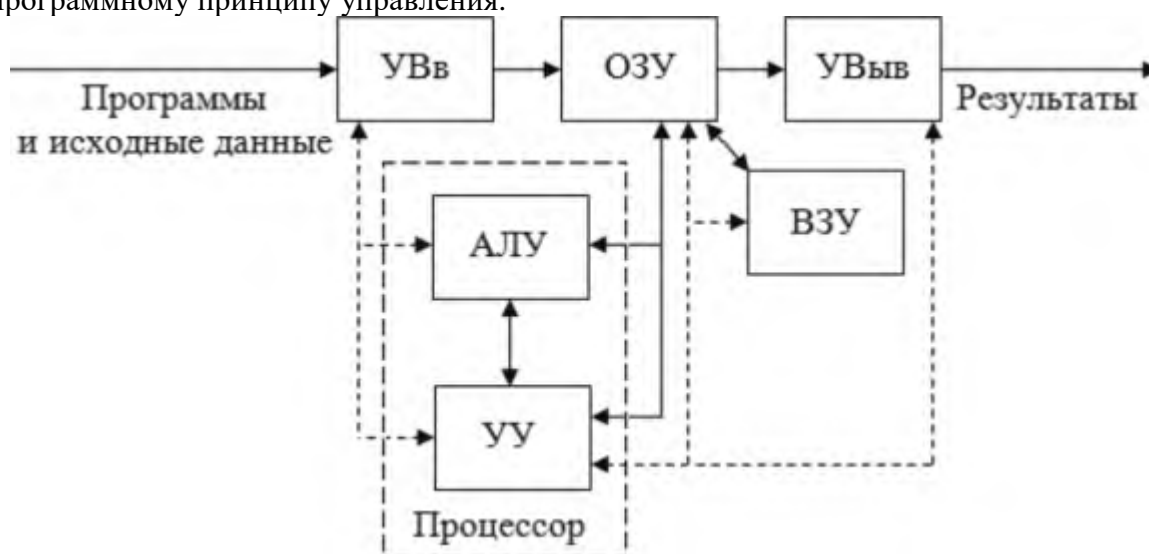
На структурных схемах ЭВМ каждый логический элемент имеет свое условное обозначение, которое выражает его логическую функцию, но не указывает на то, какая именно электронная схема в нем реализована. Работу логических элементов описывают с помощью таблиц истинности булевой алгебры.

Тема 2.2. Основы построения ЭВМ

Любая ЭВМ *неймановской архитектуры* содержит следующие основные устройства:

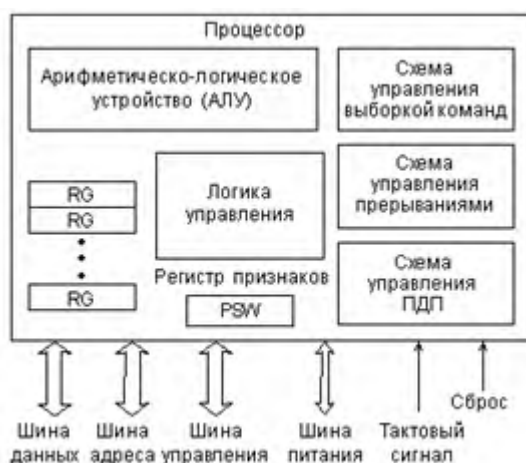
- арифметико-логическое устройство (АЛУ);
- устройство управления (УУ)
- запоминающее устройство (ЗУ);
- устройства ввода-вывода (УВв);
- пульт управления (ПУ).

В современных ЭВМ АЛУ и УУ объединены в общее устройство, называемое центральным процессором. Обобщенная структурная схема ЭВМ первых поколений, отвечающая программному принципу управления.



Тема 2.3. Внутренняя организация процессора

Упрощенно структуру микропроцессора можно представить в следующем виде:



Внутренняя структура микропроцессора

Тема 2.4. Организация работы памяти

Оперативная память (англ. Random Access Memory, память с произвольным доступом) — энергозависимая часть системы компьютерной памяти, в которой временно хранятся данные и команды, необходимые процессору для выполнения им операции. Обязательным условием является адресуемость (каждое машинное слово имеет индивидуальный адрес) памяти.

Операционной системе приходится решать задачу распределения памяти

Простейшие схемы управления памятью.

Первые ОС применяли очень простые методы управления памятью. Вначале каждый процесс пользователя должен был полностью поместиться в основной памяти, занимать непрерывную область памяти, а система принимала к обслуживанию дополнительные пользовательские процессы до тех пор, пока все они одновременно помещались в основной памяти.

1.Схема с фиксированными разделами (IBM OS/360 (MFT), DEC RSX-11). Разбиение памяти на несколько разделов фиксированной величины. Поступающие процессы помещаются в тот или иной раздел. Подсистема управления памятью оценивает размер поступившего процесса, выбирает подходящий для него раздел, осуществляет загрузку процесса в этот раздел и настройку адресов.

2.Один процесс в памяти. Частный случай схемы с фиксированными разделами. В памяти размещается один пользовательский процесс. Остается определить, где располагается пользовательская программа по отношению к ОС – в верхней части памяти, в нижней или в средней.

3.Оверлейная структура. Так как размер логического адресного пространства процесса может быть больше, чем размер выделенного ему раздела, используется техника, называемая оверлей (overlay) или организация структуры с перекрытием. Основная идея – держать в памяти только те инструкции программы, которые нужны в данный момент.

4.Динамическое распределение. Свопинг – перемещению процессов из главной памяти на диск и обратно целиком. Частичная выгрузка процессов на диск осуществляется в системах со страничной организацией (paging).

5.Схема с переменными разделами. В этом случае вначале вся память свободна и не разделена заранее на разделы. Вновь поступающей задаче выделяется строго необходимое количество памяти, не более. После выгрузки процесса память временно освобождается. По истечении некоторого времени память представляет собой переменное число разделов разного размера.

Тема 2.5 Интерфейсы

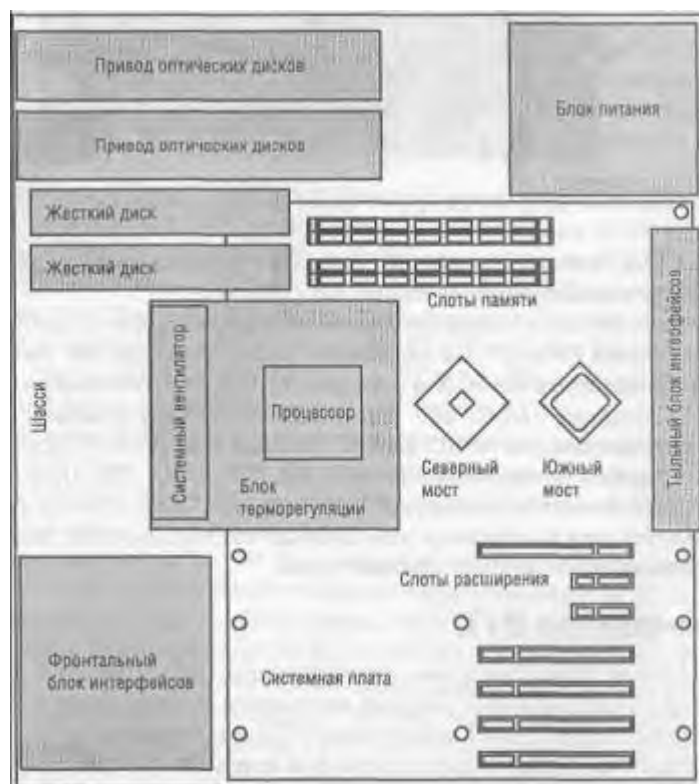


Схема конструкции системной платы



Тема 2.6. Основы программирования процессора

Язык ASSEMBLER.

1) Основные понятия. Язык ASSEMBLER является языком низкого уровня, т.е. позволяет писать программы прямо для процессора, для любых внешних устройств. Язык является командным. Используется 16-ая система счисления.

2) Средства программирования. Для языка ASSEMBLER существует много средств разработки, т.е. программ помогающих работать с языком. Мы будем использовать простейшее средство разработки. Отладчик ОС DEDUG. Программа DEDUG входит в комплект ОС и позволяет писать простейшие программы на языке ASSEMBLER.

3) Назначение DEDUG: Просмотр содержимого регистров процессора. Изменение содержимого регистров. Просмотр и изменение оперативной памяти. Ввод программы на ASSEMBLERe. Трассировка и запуск программы.

4) Запуск DEDUG: «Пуск» - Пункт меню «Выполнить» - Написать в строке «DEDUG». Замечание: В случаи, если в ОС установлен другой отладчик необходимо нажать кнопку «Обзор» и самостоятельно найти файл «DEDUG.exe».

5) Основные команды программы DEDUG. «?» - вывод на экран подсказки по работе с программой. «R» - вывод на экран содержимое всех регистров. R регистр – вывод на экран содержимого указанного регистра, возможно изменение регистра. A <адрес> - означает начало ввода программы на языке ASSEMBLER. Если адрес не указан, то он будет равен 100.

Если указан, программа начнется с выбранного адреса. U <адрес> - означает вывод на экран программы на языке ASSEMBLER. D адрес1 адрес2 - вывод на экран содержимого оперативной памяти. T <адрес> - выполнение трассировки написанной программы. Замечание: Трассировка начинается с команды, адрес которой записан в IP.

Трассировка – это выполнение программы по одной команде, с просмотром содержимого регистров, т.е. после выполнения команды на экран выводится содержимое всех регистров. N число1 число2 - определение суммы и разности 2-х 16-ых чисел. «Q» - выход из программы. Команды языка ASSEMBLER. MOV регистр значение – означает: поместить в регистр выбранное значение. ADD регистр, слагаемое – означает: вычисление суммы.

Регистр – результат. Слагаемое – число или регистр. SUB уменьшаемое, вычитаемое – означает: вычисление разности. Уменьшаемое – регистр, из которого вычитается. Вычитаемое – число или регистр.

Вопросы для самоконтроля по разделу № 2

1. Иерархическая структура памяти, ОЗУ и ПЗУ.
2. Организация оперативной памяти, линейная, страничная и сегментная
3. память.
4. Организация стека.
5. КЭШ-память - назначения, структура, основные характеристики.
6. Шина USB, ее версии, производительность. Архитектура, топология. Устройства USB.

3. КОНТРОЛЬНЫЕ ЗАДАНИЯ

Методические указания

Обязательным условием обучения обучающихся заочной формы обучения является выполнение контрольной работы

Контрольные работы выполняются обучающимися самостоятельно внеаудиторно.

Контрольная работа включает в себя два теоретических вопроса.

Подготовка контрольной работы начинается с выбора варианта, который соответствует порядковому номеру фамилии студента в учебном журнале.

После выбора своего варианта, обучающемуся необходимо осуществить подбор литературы, которая будет использоваться при написании работы по данной теме.

При выполнении контрольной работы с использованием компьютерной техники текст должен быть напечатан на одной стороне листа бумаги формата А4 шрифтом Times New Roman № 14, междустрочный интервал – одинарный. Параметры страниц следующие: верхнее – 1,5; нижнее – 1,5; левое – 2,5; правое – 1,0. Масштаб – 100%; смещений – нет. Положение на странице: отступ слева - 0, справа - 0; интервал перед - 0, после - 0; первая строка отступ – 1,25 мм. Размер шрифта наименования разделов № 14 заглавными буквами, подраздела - № 14 строчными буквами начиная с прописной. Переносы слов не делаются. Подчеркивание слов в заголовках не допускается, точка в конце заголовка не ставится. Тексты структурных элементов следует начинать с нового абзаца. Страницы считаются с титульного листа, но порядковый номер ставят со 2 страницы, на которой помещают содержание. Порядковый номер страницы ставится справа в нижнем поле страницы. Формулы должны нумероваться арабскими цифрами, которые записывают на уровне формулы справа в круглых скобках. Иллюстрации должны нумероваться арабскими цифрами. Нумерация иллюстраций может быть в пределах раздела или сквозная. Слово «Рисунок» и наименование помещают после пояснительных данных и располагают по центру. При ссылках на иллюстрации следует писать «... в соответствии с рисунком 2.1». Таблицы применяют для лучшей наглядности и удобства сравнения показателей. Нумеровать таблицы следует арабскими цифрами в пределах раздела или сквозной нумерацией. Слово «Таблица» указывают слева над таблицей, если таблица разделена, над другими частями пишут слова «Продолжение таблицы» с указанием номера таблицы. Список литературы строятся по алфавитному ряду в соответствии с ГОСТОМ 7.1.-2003. Объем печатной работы должен быть не более 10 страниц.

Таблица вариантов для контрольных работ

Номер обучающего по списку в журнале	Номер варианта контрольной работы
1	1
2	2
3	3
4	4
5	5
6	6
7	7
8	8
9	9
10	10
11	1
12	2
13	3
14	4
15	5
16	6

17	7
18	8
19	9
20	10

Вариант № 1

1. Архитектура параллельного действия: назначение и характеристики
2. Аппаратные и программные способы повышения быстродействия компьютера

Вариант № 2

1. Понятие потока команд и потока данных.
2. Декодирование команд с определением ресурсов, необходимых для их выполнения.

Вариант № 3

1. Классификация ВС в зависимости от числа потоков команд и данных: ОКОД (SISD), ОКМД (SIMD), МКОД (MISD), МКБД (MIMD)
2. Использование регистровой памяти при выполнении команд микропроцессором

Вариант № 4

1. ЭВМ с совместно используемой памятью: особенности, назначение.
2. Работа памяти только по командам загрузки (LOAD) и хранения (STORE).

Вариант № 5

1. Архитектура многопроцессорных ВС с разными способами реализации памяти совместного использования: однородного доступа к памяти, неоднородного доступа к памяти, доступа к кэш-памяти.
2. Конвейеризация, буфер выборки с упреждением

Вариант № 6

1. Сравнительные характеристики, аппаратные и программные особенности.
2. Базовые логические операции и схемы. Таблицы истинности. Схемные логические элементы ЭВМ: регистры, вентили, триггеры, полусумматоры и сумматоры.

Вариант № 7

1. Многомашинные ВС.
2. Логические узлы ЭВМ и их классификация. Сумматоры, дешифраторы, программируемые логические матрицы, их назначение и применение.

Вариант № 8

1. Архитектура сети рабочих станций (COW).
2. Понятие архитектуры и структуры компьютера. Принципы фон Неймана

Вариант № 9

1. Назначение, характеристики, особенности ВС.
2. Устройство управления, регистры процессора: назначение, сущность и типы. Структура команды процессора.

Вариант № 10

1. Основные принципы RISC процессоров: одновременное выполнение большого числа команд аппаратным обеспечением.
2. Основные компоненты ЭВМ. Основные типы архитектур ЭВМ

4. ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ ОБУЧЕНИЯ

4.1. Печатные издания

Основные:

О-1 Сенкевич А.В. Архитектура аппаратных средств/ учебник.- ИЦ Академия ЭБС Академия, 2018.

Дополнительные:

Д-1 Жмакин А.П. Архитектура ЭВМ/ учебное пособие. - БХВ-Петербург, 2006.

4.2. Электронные издания (электронные ресурсы)

- 1. Сенкевич А.В. Учебник: Архитектура аппаратных средств ИЦ Академия. 2018, 25 подключений*
- 2. Единое окно доступа к общеобразовательным ресурсам – Электронная библиотека [Электронный ресурс]. Режим доступа: <http://window.edu.ru/window>*

**5. ЛИСТ ИЗМЕНЕНИЙ И ДОПОЛНЕНИЙ, ВНЕСЕННЫХ В
МЕТОДИЧЕСКИЕ УКАЗАНИЯ**

№ изменения, дата внесения, № страницы с изменением	
Было	Стало
Основание:	
Подпись лица, внесшего изменения	